

Министерство образования и науки Российской Федерации
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«САРАТОВСКИЙ НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ ИМЕНИ Н.Г. ЧЕРНЫШЕВСКОГО»

Кафедра радиотехники и электродинамики
наименование кафедры

Логические схемы основных типов триггеров: сравнительный обзор

АВТОРЕФЕРАТ

студента(ки) 4 курса 422 группы
направления (специальности) 03.03.03 Радиофизика
код и наименование направления (специальности)

физического факультета
наименование факультета, института, колледжа

Пискунова Владислава Владимировича
фамилия, имя, отчество

Научный руководитель

доцент, к.ф.-м.н. Гребенюк К.А.

должность, учёная степень, звание

подпись, дата

инициалы, фамилия

Зав.кафедрой

зав.кафедрой, д.ф.-м. н., проф. Глухова О.Е.

должность, учёная степень, звание

подпись, дата

инициалы, фамилия

Введение

В данной дипломной работе затрагивается тема цифровые устройства. Из этих устройств можно выделить два основных вида: комбинационные и последовательностные.

Комбинационные устройства включают в себя: преобразователи кодов, дешифраторы и шифраторы, демультимплексоры и мультиплексоры, сумматоры и полусумматоры. Под последовательностными мы понимаем устройства вида: триггеры, регистры, счетчики, компараторы. Нам нужны последовательностные цифровые устройства, а именно – триггеры.

Триггер - электронное устройство, обладающее двумя устойчивыми состояниями и способное скачком переходить из одного состояния в другое под воздействием внешнего импульса. Каждому состоянию триггера соответствует определённый (высокий или низкий) уровень выходного напряжения:

- 1) триггер установлен в единичное состояние – лог.1
- 2) триггер сброшен в нуль - уровень лог.0 на выходе.

Объектом исследования являются схемы последовательностных цифровых устройств, а именно RS, JK, D и T триггеров, взятые из учебников и построенные самостоятельно, по определенному алгоритму.

Актуальность данной работы обусловлена некоторыми факторами, а именно:

- 1) В большинстве выбранных для анализа книг, нет подробного алгоритма получения схем.
- 2) Для одного и того же триггера в разных учебниках даются различные схемы
- 3) В связи с созданием лабораторных работ для практикума по дисциплине основы цифровой электроники, возникает необходимость выбора подходящих схем триггеров.

Цель данной работы:

- 1) Провести сравнительный обзор и анализ логических схем четырех основных типов триггеров.
- 2) Для каждого из четырех основных типов триггеров выбрать логическую схему наиболее подходящую для создания лабораторных работ по дисциплине «основы цифровой электроники».

В данной работе используются: методы Булевой алгебры, метода карт Вейча, формулы Моргана. Источниками информации, в основном, являются учебники, из которых и были взяты схемы. Для проверки схем на правильность

работы была использована программа «MathCAD». Для построения графических схем триггеров в данной работе, я использовал программу «AutoCAD». Ход работы:

- 1) Сначала были найдены учебники по теме – «цифровая электроника».
- 2) Изучение схем триггеров из найденных учебников, показал несколько актуальных проблем.
- 3) Далее было решено построить самостоятельно графические схемы триггеров, для решения возникших вопросов.

Результаты данной работы: решение актуальных вопросов, множество построенных схем триггеров, выделенные схемы из числа рассмотренных, можно применить как в практикуме по цифровой электронике, так и для людей которые хотят начать изучение этой области науки.

Методы и основные понятия

Подробно о работе и строении триггера



Рис. 1 Виды триггеров

Триггер - это цифровое устройство, созданное на основе логических элементов и/или на основе другого триггера. Триггер может находиться в одном из двух состояний: лог.0 и лог. 1. Установившееся состояние триггера сохраняется сколь угодно долго и может быть изменено внешним импульсом или отключением напряжения питания. Таким образом, триггер является элементарным элементом памяти, способным хранить наименьшую единицу информации (один бит) «0» или «1». Триггер имеет два выхода: прямой и инверсный, состояние триггера определяется по уровню напряжения на выходе, если уровень напряжения на этом выходе равен лог.0, то триггер находится в состоянии 0, а если уровень напряжения на этом выходе равен лог.1, то триггер находится в состоянии 1. Название триггера определяется типом и количеством входов. Например: RS триггер имеет два входа R (раздельных вход установки в состояние 0) и S (раздельных вход установки в состояние 1). Триггеры можно классифицировать на две группы – асинхронные

и синхронные. В асинхронном входные сигналы сразу начинают воздействовать на состояние триггера, в синхронном входные сигналы начинают воздействовать только при подаче сигнала на управляющий вход С.

Логические операции

Триггеры строятся на основе Булевой алгебры, на которой базируется вся цифровая техника, электронные элементы должны выполнять ряд определённых действий.

Существуют три основных логических операции:

- «И» - логическое умножение (конъюнкция), обозначается $\&$; (\square).
- «ИЛИ» - логическое сложение (дизъюнкция), обозначается \vee ; (\square).
- «НЕ» - логическое отрицание, обозначается \neg ; (\neg).

Нам понадобятся так же ещё два логических элемента а именно:

- «И-НЕ» - отрицание конъюнкции (штрих Шеффера), обозначается \downarrow .
- «ИЛИ-НЕ» - отрицание дизъюнкции (стрелка Пирса), обозначается ∇ .

Графически данные операции выглядят следующим образом:

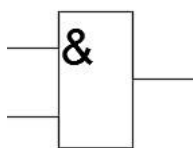


Рис. 1 «И»

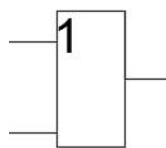


Рис. 2 «ИЛИ»

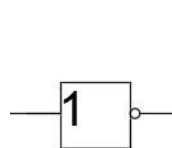


Рис. 3 «НЕ»

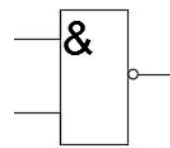


Рис. 4 «И-НЕ»

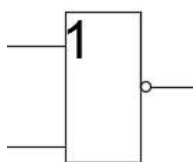


Рис. 5 «ИЛИ-НЕ»

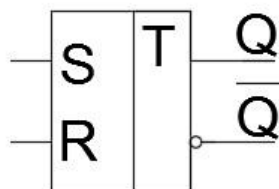


Рис. 6 Пример как выглядит триггер (RS)

Каждая логическая операция имеет свою таблицу истинности (таблица, описывающая логическую функцию), так же каждый триггер имеет свою таблицу истинности которая показывает как именно он работает.

Для того чтобы построить схему триггера, нам нужно получить формулу КДНФ (конечная дизъюнктивная нормальная форма) или ККНФ. При помощи метода карт Вейча, мы можем получить конечную формулу триггера, не тратя много времени на преобразования.

Формулы Моргана

Для преобразования формул с операциями: «И», «ИЛИ» в формулы с операциями: «И-НЕ», «ИЛИ-НЕ» используются формулы Моргана:

$$\begin{aligned} \overline{\overline{A}} &= A \\ \overline{\overline{A \cdot B}} &= \overline{\overline{A} \cdot \overline{B}} \\ \overline{\overline{A + B}} &= \overline{\overline{A} \cdot \overline{B}} \end{aligned}$$

Следствие формул выглядит так:

$$\begin{aligned} \overline{\overline{A}} &= A \\ \overline{\overline{A \cdot B}} &= \overline{\overline{A} \cdot \overline{B}} \\ \overline{\overline{A + B}} &= \overline{\overline{A} \cdot \overline{B}} \end{aligned}$$

Само преобразование из операций «И», «ИЛИ» в операции «И-НЕ», «ИЛИ-НЕ» выглядит следующим образом:

$$\begin{aligned} \overline{\overline{A}} &= A \\ \overline{\overline{A \cdot B}} &= \overline{\overline{A} \cdot \overline{B}} \\ \overline{\overline{A + B}} &= \overline{\overline{A} \cdot \overline{B}} \end{aligned}$$

RS, JK, D, T триггеры

Описание работы RS – триггера

Рассмотрим асинхронный RS – триггер с прямыми входами. У него предусмотрено два входа: вход S и вход R.

Приведем описание функции RS – триггера:

если в n-м такте на оба входа триггера поданы сигналы лог.0, он сохраняет состояние предыдущего (n – 1)-го такта;

если на вход S подан сигнал лог.1, а на вход R лог.0, триггер устанавливается в состояние единицы независимо от того, в каком состоянии он находился в предыдущем такте;

если на вход R подан сигнал лог.1, а на вход S лог.0, триггер устанавливается в состояние нуля независимо от того, в каком состоянии он находился в предыдущем такте;

одновременная подача логических единиц на оба входа запрещена. [2]

Создание схемы RS – триггера

По данному описанию RS – триггера, можно составить таблицу истинности:

Таблица 1

S	R		$\bar{\quad}$
0	0		$\bar{\quad}$
0	1	0	1
1	0	1	0
1	1	*	*

Для удобства составления карт Вейча, перепишем таблицу истинности, внося как третий аргумент:

Таблица 2

S	R			$\bar{\quad}$
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	0	1
1	0	0	1	0
1	0	1	1	0
1	1	0	*	*
1	1	1	*	*

По данной таблице истинности можно быстро составить карту Вейча для RS – триггера.

Для выхода Q:

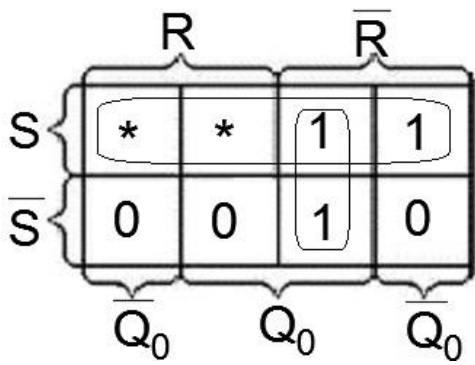


Рис. 8

Для выхода \bar{Q}_0 :

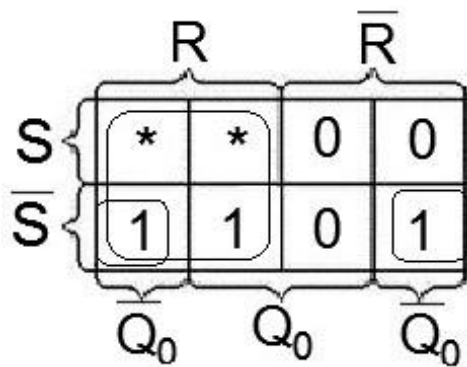


Рис. 9

Соответственно этим таблицам формулы для двух выходов будут выглядеть так:

$$\bar{Q}_0 = \bar{S} \bar{R} + S R$$

$$Q_0 = S \bar{R} + \bar{S} R$$

Используем полученные формулы для построения схемы триггера:

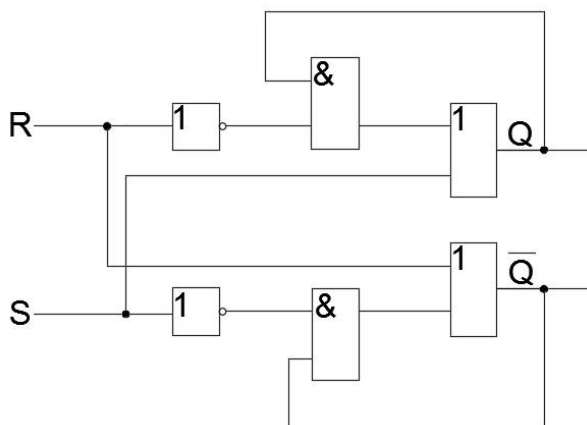


Рис. 10 RS-триггер

Так же было объяснено построение основной схемы RS – триггера, которая показана на рис. 11.

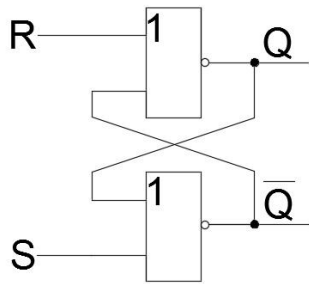


Рис. 11

По такому же принципу как построена схема RS – триггера, были построены схемы JK, D, T триггеров. Выглядят они так:

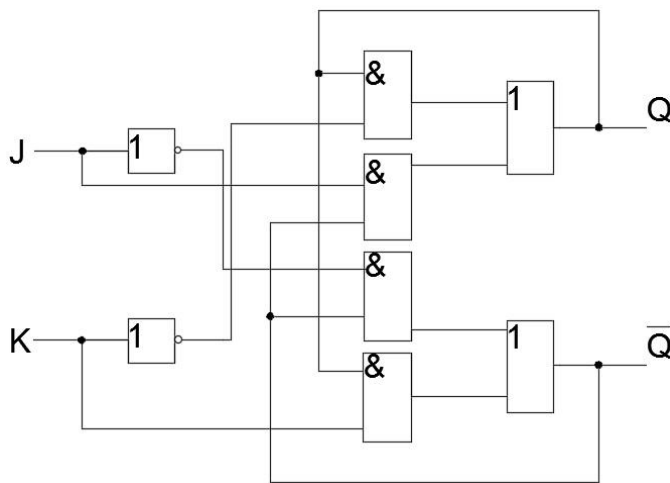


Рис. 12 JK-триггер

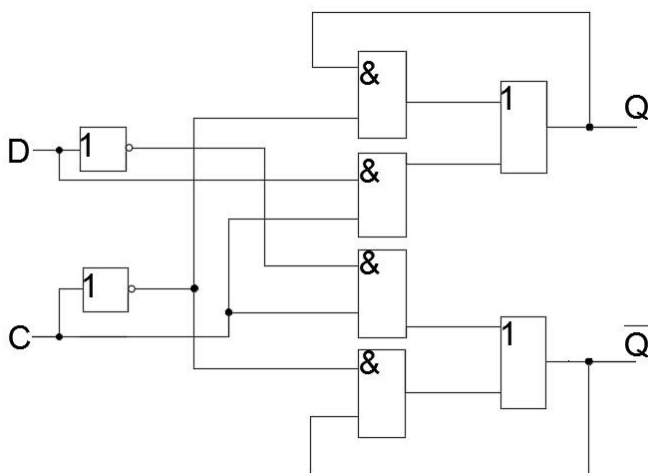


Рис. 13 D-триггер с синхронизирующим входом

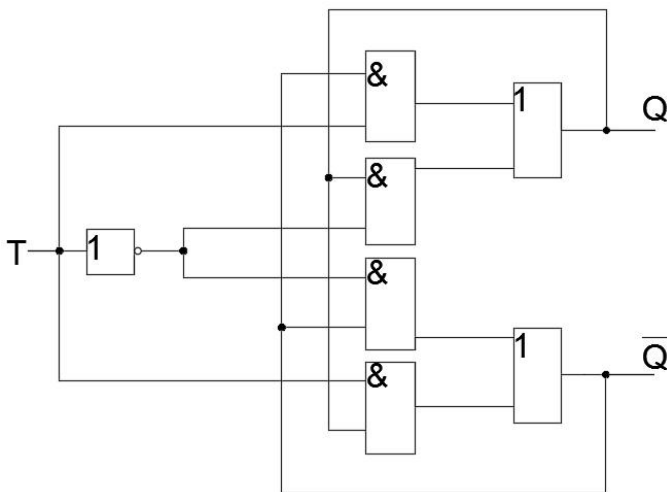


Рис. 6.7 Т-триггер

Всего схем четырех основных типов триггеров было построено более 16. Проведен сравнительный обзор и анализ 13 схем (JK, D, T триггеров), найденный в 15 учебниках. Приведены объяснение к нестандартной схеме JK – триггера, и доказательство неправильности некоторых схем этого же триггера.

Заключение

Проведен обзор схем из учебников, в которых есть главы посвящённые последовательным цифровым устройствам, проанализированы собранные схемы и проверена правильность их работы. В результате проверки выбраны схемы наиболее подходящие для изучения в практикуме по цифровой электронике. Произведена самостоятельная постройка графических схем.

Получены: выбраны схемы наиболее подходящие для изучения в практикуме по цифровой электронике, произведена самостоятельная постройка графических схем четырех триггеров, решены актуальные проблемы, описанные во введении.

Из результатов следует:

- 1) В большинстве выбранных для анализа книг, к данным там схемам, нет полного алгоритма получения. Например, простая схема RS – триггера, к ней даётся формула, таблица истинности, карта Вейча, но нет полного алгоритма перехода до получения конечной схемы.
- 2) В ходе работы была обнаружена сильно отличающаяся от ряда похожих, схема JK – триггера, почему она так отличается.
- 3) В ходе проверки схем на работоспособность выяснилось, что несколько схем JK – триггера, одного вида, при определённых входных сигналах, переключаются в неправильное состояние на выходе.

- 4) Так же были выделены схемы подходящие для изучения в практикуме по цифровой электронике.

На нашей кафедре читается дисциплина «Основы цифровой электроники» («Цифровая электроника»), в ходе которой студенты знакомятся с теорией цифровых устройств. Данная работа может быть полезна для создания лабораторного практикума по дисциплине «Основы цифровой электроники», поскольку в данной работе была решена задача выбора логических схем триггеров, которые могут быть рекомендованы для реализации в практикуме.

Список литературы:

1. Калабеков Б. А. Цифровые устройства и многопроцессорные системы: Учебник для техникумов связи. – Москва: Горячая линия – Телеком, 2007. – 336 с.
2. Нарышкин А. К. Цифровые устройства и микропроцессоры: Учебное пособие для студентов высших учебных заведений. – Москва: Издательский центр «Академия», 2006. – 320 с.