

МИНОБРНАУКИ РОССИИ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«САРАТОВСКИЙ НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ ИМЕНИ Н.Г. ЧЕРНЫШЕВСКОГО»

Кафедра физики твердого тела

**Разработка моделей троичных логических элементов и арифметико-
логического устройства процессора на их основе**

АВТОРЕФЕРАТ МАГИСТЕРСКОЙ РАБОТЫ

студента 2 курса 201 группы
направления 11.04.04 «Электроника и нанoeлектроника»
факультета nano- и биомедицинских технологий
Дронкина Алексея Станиславовича

Научный руководитель:

профессор, д.ф. — м.н.
должность, уч.степень, звание

подпись, дата

А. А. Семёнов
инициалы, фамилия

Зав. кафедрой

профессор, д.ф. — м.н.
должность, уч.степень, звание

подпись, дата

А. В. Скрипаль
инициалы, фамилия

Саратов 2020

Введение. Мы живем в эпоху информационных или, если использовать более точную формулировку, компьютерных технологий. Компьютеризация и автоматизация достигли невероятных масштабов, электронно-вычислительная техника непрерывно совершенствуется и уже достигла уровня, который был невообразим всего несколько десятилетий назад. Однако как долго могут сохраняться столь невероятные темпы развития?

Сегодня классический подход к увеличению производительности процессоров, описанный законом Деннарда, в значительной степени исчерпал себя, а выполнение закона Мура, то есть увеличение количества транзисторов на схеме, уже не дает такой выигрыш в быстродействии, как это было раньше, и даже может показаться неоправданным. Так как же должна развиваться компьютерная техника дальше?

Существуют различные точки зрения о том, по какому пути должно пойти развитие, среди них можно выделить две большие группы:

- Специализированные аппаратные и программные решения. Например, нейронные процессоры, которые представляют собой микропроцессоры и сопроцессоры, используемые для аппаратного ускорения работы алгоритмов искусственных нейронных сетей.
- Принципиально новые материалы и технологии. Например, LET (light-emitting transistor) – светоизлучающих транзисторов, CNFETs (CNT field-effect transistors) – транзисторов на основе углеродных нанотрубок (на основе таких элементов был разработан компьютер), а также квантовые технологии (в том числе квантовый компьютер).

У каждого из этих подходов наряду с положительными сторонами есть и свои недостатки. Так внедрение новой элементной базы связано с необходимостью частичного или полного отказа от отлаженной технологии производства электронных компонентов, в то время как разработка

специализированных систем является не столько развитием компьютерной техники как таковой, сколько методом эффективного ее использования. В тоже время, существует еще один вариант, позволяющий повысить производительность микропроцессоров без отказа от привычных и отлаженных технологий – как в области создания интегральных схем, так и микроархитектуры. Это развитие в рамках цифрового логического уровня, подразумевающее под собой переосмысление построения логических элементов, основных функциональных блоков микропроцессора. Иными словами, уход от двоичной системы счисления к троичной.

Целью магистерской работы являлась разработка набора моделей троичных логических элементов, которые могли бы выступать базисом для формирования цифровых троичных систем любого уровня сложности, например, арифметико-логического устройства - неотъемлемой и одной из важнейших частей любого процессора.

Магистерская работа содержит 7 глав:

- 1. Ретроспектива трехзначной логики**
- 2. Трехзначная и многозначная логики сегодня**
- 3. Эффективность троичной системе в микропроцессорной технике**
- 4. Использование трехзначной системы в ЭВМ**
- 5. Полнота систем функций в троичной логике**
- 6. Троичные элементы на базе КМОП транзисторов**
 - 6.1. Аналоговые модели троичных элементов
 - 6.2. Цифровые модели троичных элементов
- 7. Арифметико-логическое устройство на базе троичных элементов**

7.1. Полный троичный сумматор и блок логических функций

7.2. Реализация троичного АЛУ на типовой элементной базе

1. Ретроспектива трехзначной логики.

Обратимся к истории. Аристотель, создатель логики, называемой им первой философией и являющаяся, строго говоря, методом информационного моделирования или мысленного эксперимента, вводил в рассмотрение «привходящее» - неопределенность, возможность как быть, так и не быть. Джордж Буль, основоположник математической логики, также столкнулся с тем, что при решении логических уравнений удовлетворять условиям может не только 0 и 1, но и нечто третье – «неопределенность».

К выводу о недостаточности использования всего двух значений в логике приходили многие деятели XX века. Так Ян Лукасевич в 1920 году занимался построением пропозициональной трехзначной логики с целью опровержения логического фатализма. Также известна трехзначная логика Гейтинга, в которой иначе, чем в логике Лукасевича, описаны операции отрицания и импликации. Определения же конъюнкции и дизъюнкции у Лукасевича и Гейтинга идентичны. Несколько особняком стоит необычная трехзначная логика Д. А. Бочвара, придуманная им в стремлении разрешить математические парадоксы. В частности, он использовал ее для того, чтобы доказать не существование множества нормальных множеств, тем самым разрешив парадокс Рассела. Нельзя не упомянуть о трехзначной системе Рейхенбаха, которая была построена специально для описания явлений квантовой механики. Такое решение выглядит вполне оправданным, ведь квантовая суперпозиция является весьма наглядным примером возможности сосуществования взаимоисключающих состояний.

2. Трехзначная и многозначная логики сегодня

В современном мире существуют задачи, для решения которых подходит именно многозначная логика. Например:

- Нечеткая логика, предложенная Л. Заде. Она легла в основу продукционных систем.
- Моделирование переходных процессов в цифровых схемах. Оно опирается на четырехзначные логические вычисления – помимо постоянных уровней 0,1 сигнал может принимать значение «отрицательный фронт» и «положительный фронт».
- При тестировании цифровых схем. При смене одного из входов меняется значение выходов, используют троичную систему – 0, 1 и d, где d – промежуточное состояние, состояние перехода из 0 в 1 (1 в 0).
- Системы управления базами данных. Третьим значением является UNKNOWN – «неизвестность», оно возвращается, если один или несколько операндов логического выражения принимают значение NULL.

О существовании интереса к многозначной логике, а также о возможностях ее применения к компьютерным наукам, можно судить по существованию ежегодного международного симпозиума по многозначным логикам (International Symposium on Multiple-Valued Logic), который проводится с 1971.

3. Эффективность троичной системе в микропроцессорной технике

Простейшая из многозначных систем – троичная, имеет целый ряд преимуществ перед двоичной, если использовать ее в качестве основы для микропроцессорной техники. Так кодирование информации в троичной системе счисления экономичнее, чем в любой другой системе счисления с целым

основанием. Другим преимуществом троичной системы счисления является то, что она может быть симметричной относительно 0. То есть, мы можем использовать уровни -1, 0 и 1. Это обеспечивает естественное представление отрицательных чисел и упрощает выполнение операций над ними. При этом вычитание сводится к суммированию, поэтому сумматор является одновременно и субтрактором. Также упрощается сравнение чисел, благодаря чему команда ветвления по знаку занимает в 2 раза меньше времени. Помимо этого при использовании троичной системы счисления округление вещественных чисел путем отбрасывания младшего разряда приводит к значительно меньшей ошибке. Это происходит по той причине, что младший разряд в троичной системе счисления всегда описывает число, которое меньше трети от числа, задаваемого старшим разрядом, а не половины, как в двоичной. Еще одним преимуществом является то, что переход к троичности упрощает построение асинхронных логических схем.

4. Использование трехзначной системы в ЭВМ

Существуют следующие разработки по применению троичной логики в вычислительной технике:

- Счетная машина Фаулера.
- Советская малая цифровая машина «Сётунь».
- Экспериментальный троичный эмулятор Ternac.
- Тернарный вычислительный стенд и две трехtritовые цифровые компьютерные системы на его основе - TCA0 и TCA2.

Наиболее серьезной и полной разработкой является ЭВМ «Сетунь». Однако даже она, как и большинство современных ей ЭВМ на двоичной логике (к примеру «Промінь») представляют собой в большей мере развитые программируемые инженерные калькуляторы, нежели ЭВМ общего назначения

в привычном нам понимании. Причиной такой ситуации, а также доминирующей позиции двоичности в процессорной технике, является сложность разработки устройств с тремя устойчивыми состояниями. Однако с текущим уровнем технологий создание троичных элементов все-таки возможно. Более того, для этого можно использовать различные подходы:

- Полупроводниковые негатроны.
- Использование дифференциальных транзисторных каскадов.
- Троичная логика на КМОП-транзисторах при симметричном питании.

Из перечисленных подходов наибольший интерес представляет последний. На это есть несколько причин. Во-первых, это позволит использовать уже отлаженную технологию производства интегральных схем для троичных элементов. Во-вторых, КМОП (CMOS) микросхемы потребляют энергию источника питания только в момент переключения между статическими состояниями для перезарядки емкостей изолированных затворов полевых транзисторов. При нахождении в статическом состоянии они энергию источника практически не потребляют. Без этой особенности троичные логические элементы окажутся неконкурентоспособными, несмотря на все их достоинства и преимущества над двоичными аналогами.

5. Полнота систем функций в троичной логике

В троичной логике существуют предполные классы, а именно:

- классы функций типа $TE_{0,s}$, E_0 – некоторое множество, s – параметр эквивалентности, к примеру, класс функций $T_{\{0,1\},0}$ включает в себя только те функции, которые на наборе значений $\{0,1\}$ принимают только значения из этого множества;
- класс самодвойственных функций S ;
- класс линейных функций L ;
- классы монотонных функций $M_{0<1<2}$, $M_{1<0<2}$, $M_{0<2<1}$;

- класс сохранения разбиения $U_{0\sim 1}$, $U_{0\sim 2}$, $U_{1\sim 2}$.

Формулировка теоремы о полноте полностью подобна аналогичной теореме из двоичной логики и гласит, что для того, чтобы система функций $f_1 \dots f_n$ из множества всех троичных функций была полной, необходимо и достаточно, чтобы она не содержалась целиком ни в одном из предполных классов, перечисленных выше.

Наиболее интересными для практического использования, в том числе синтеза схем, являются системы базисных функций следующего типа:

- Система Поста. Базис образуют функция цикла и дизъюнкция.
- Система Россера и Тьюкетта. Полную систему в данном случае образуют характеристические функции (функции селекторы), конъюнкция, дизъюнкция и константы.
- Система Вебба. Базис образуется функцией Вебба.
- Модульная логика. Полную систему образует сложение по модулю 3 и умножение по модулю 3.

Можно ввести в рассмотрение троичную дизъюнктивную совершенную нормальную форму (ТДСНФ) записи, которую, как и ее двоичный аналог, удобно использовать для синтеза логических функций по таблицам истинности.

6. Троичные элементы на базе КМОП транзисторов

6.1. Аналоговые модели троичных элементов

Студентами кафедры физики твердого тела под руководством профессора Семёнова А. А. были подобраны SPICE-модели (Simulation Program with Integrated Circuit Emphasis, программа моделирования с упором на интегральные электрические схемы) транзисторов, идентичные реальным КМОП-транзисторам, применяемым в интегральных структурах логических микросхем КМОП, а именно п-канальный транзистор типа 2N7002 и р-

канальный — типа BSS84. Тройные логические элементы, построенные с использованием данных моделей, оказались способны работать на динамическую нагрузку в 10..50 пФ без искажения формы сигнала, а также обеспечивать выходной ток порядка 1 мА, что соответствует требованиям, которые обычно предъявляются к типовым логическим элементам серий КМОП. На рисунке 1, в качестве примера, показана схема элемента тройного «И-НЕ» (инверсная конъюнкция), выполненная с использованием разработанных SPICE-моделей соответствующих реальным КМОП транзисторам.

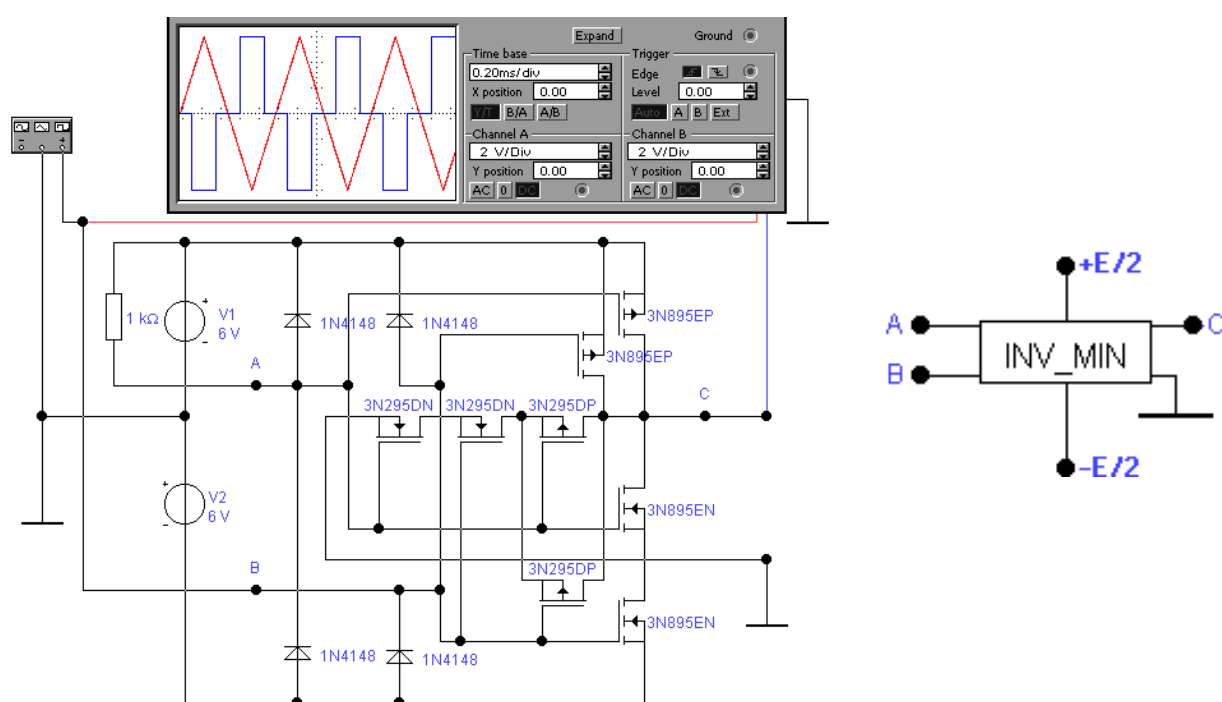


Рисунок 1 – Тройный элемент «И-НЕ» (INV-MIN) на основе моделей реальных МОП-транзисторов и его условное обозначение

Были разработаны и другие логические элементы - тройный элемент «ИЛИ-НЕ» (инверсная дизъюнкция), тройный инвертор, тройные элементы циклической инверсии вправо и влево, а также элементы характеристических логических функций. Все они, согласно строгому численному анализу их аналоговых моделей, успешно работают на частотах до 1 МГц. Анализ моделей на более высоких частотах затруднен, из-за ограничений пакета САПР

Electronics Workbench и недостаточности имеющихся вычислительных мощностей для строгого обьсчета SPICE-моделей.

6.2. Цифровые модели троичных элементов

Несмотря на эффективность аналоговых моделей с точки зрения объективного отражения работы реальных устройств, их симуляция в реальном времени имеет высокие требования к вычислительной мощности, поскольку при расчете формируется сложная система нелинейных дифференциальных уравнений, решаемая численными методами, например, методом Гира. Чем сложнее моделируемая схема – тем сложнее система уравнений, и тем больше времени требуется для ее решения с высокой точностью, необходимой для исследования процесса переключения. В связи с этим было решено перейти к цифровым моделям, которые полностью отражают логику работы троичных элементов, опуская из рассмотрения физику устройств. Для создания цифровых моделей был использован пакет программ для автоматического проектирования электронных схем Proteus от компании Labcenter Electronics, отличительной чертой которого является возможность разработки собственных моделей элементов на уровне открытого программного интерфейса.

Сердцем цифровых моделей выступает динамическая библиотека, написанная на языке C++, и описывающая как методы для взаимодействия модели с ядром симулятора, так и логику работы модели. На рисунке 2 показан фрагмент кода написанной динамической библиотеки, который описывает логику работы элемента «И-НЕ». При расчете виртуальной схемы, симулятор будет с интервалом в 1 пс проверять состояния входов и, основываясь на внутренних правилах модели, выставлять новое состояние выходов. Для элемента «И-НЕ» будут действовать следующие правила; «на одном из входов есть -1 – выставить на выход +1», «иначе, если на входе есть 0, то выставить на вход 0», «иначе выставить на вход -1». При этом будут учитываться задержки

распространения сигналов от входов к выходам. В рамках данной работы задержки распространения для всех элементов приняты равными 10 нс.

```

381     switch (ICtype)
382     {
383     case 3000:
384     {
385     /* -----
386     A&B  -1   0   1
387     -1   1   1   1
388     0    1   0   0
389     1    1   0  -1
390     ----- */
391         if ((islow(Pin1->istate())) ||
392             (islow(Pin2->istate()))) //--- На входе есть "-1"
393         {
394             Pin3->setstate(time, 10, SHI);
395             break;
396         }
397         if ((isfloating(Pin1->istate())) ||
398             (isfloating(Pin2->istate())) ||
399             (Pin1->istate() & 3) == 0 ||
400             (Pin2->istate() & 3) == 0 ) //--- На есть "конфликт = 2.5В"
401         {
402             Pin3->setstate(time, 10, MID);
403             break;
404         }
405         if (ishigh(Pin1->istate()) &&
406             ishigh(Pin2->istate())) //--- В противном случае
407         {
408             Pin3->setstate(time, 10, SLO);
409             break;
410         }
411         break;
412     } //--- case 3000 END

```

Рисунок 2 - Реализация логики работы элемента «И-НЕ»

Также необходимо отметить, что для цифровых моделей троичных элементов, разработанных в рамках данной работы, было принято оригинальное и элегантное решение — использовать в качестве логического «0» состояние MID – «цифровой конфликт». Это среднее состояние между двоичным «0» и двоичной «1», которое ядро симулятора умеет распознавать как логический уровень равноправный, с точки зрения программы, с уровнями «0» и «1»

Для достижения целей магистерской работы было разработано 27 логических элементов, для названия которых использовалась запись, аналогичная двоичным логическим элементам серии 74НС. Например, 74НС00

– это двоичный элемент «И-НЕ», а 30HC00 – его троичный аналог. На рисунке 3 показан пример работы цифровой модели троичного элемента «И-НЕ».

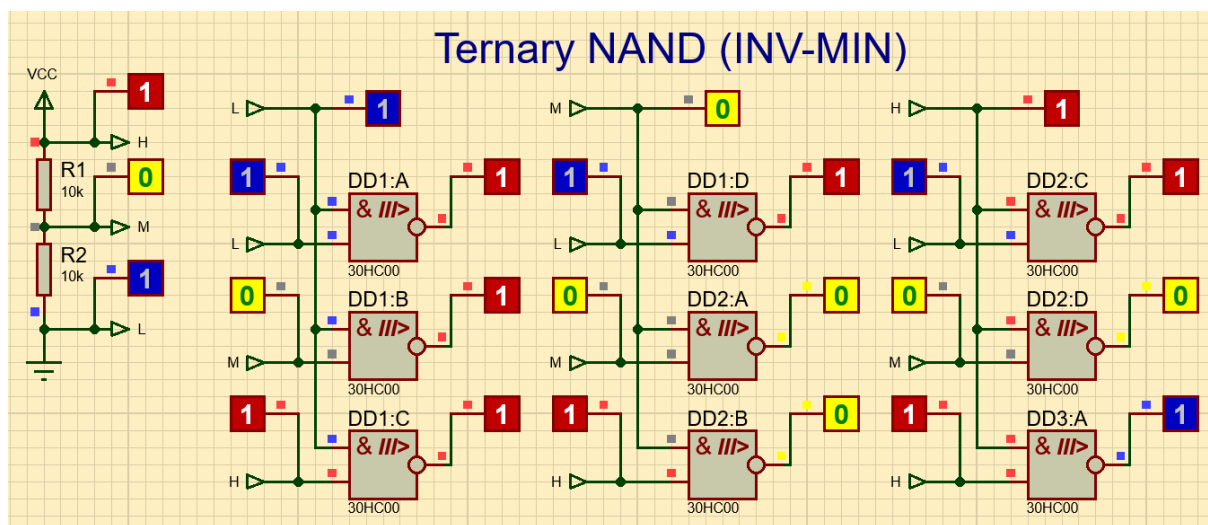


Рисунок 3 – Цифровая модель троичного элемента «И-НЕ»

7. Арифметико-логическое устройство на базе троичных элементов

Арифметико-логическое устройство (АЛУ) является неотъемлемой частью микропроцессора и служит для выполнения арифметических и логических операций над данными. Оно включает в себя устройство управления, которое реализует выбор одной из его операций, а также операционного устройства, которое и определяет встроенный функционал арифметико-логического устройства.

7.1. Полный троичный сумматор и блок логических функций

Структура троичного сумматора подобна его двоичному аналогу – также присутствует два полусумматора, две схемы переноса, а также схема переноса в старший разряд. При этом троичный полусумматор способен выполнять 3 операции над однокитовыми числами: прибавить -1, что соответствует левой циклической инверсии, прибавить +1, что соответствует правой циклической инверсии, а также прибавить 0, то есть пропустить число неизменным.

Для реализации блока логических функций в съему необходимо добавить троичные элементы «И», «ИЛИ», а также исключающее «ИЛИ». В ходе разработки полного троичного сумматора в схему были добавлены элементы правой и левой циклической инверсии, которые также можно считать частью блока логических функций. Цифровая модель операционного устройства троичного арифметико-логического устройства показана на рисунке 4.

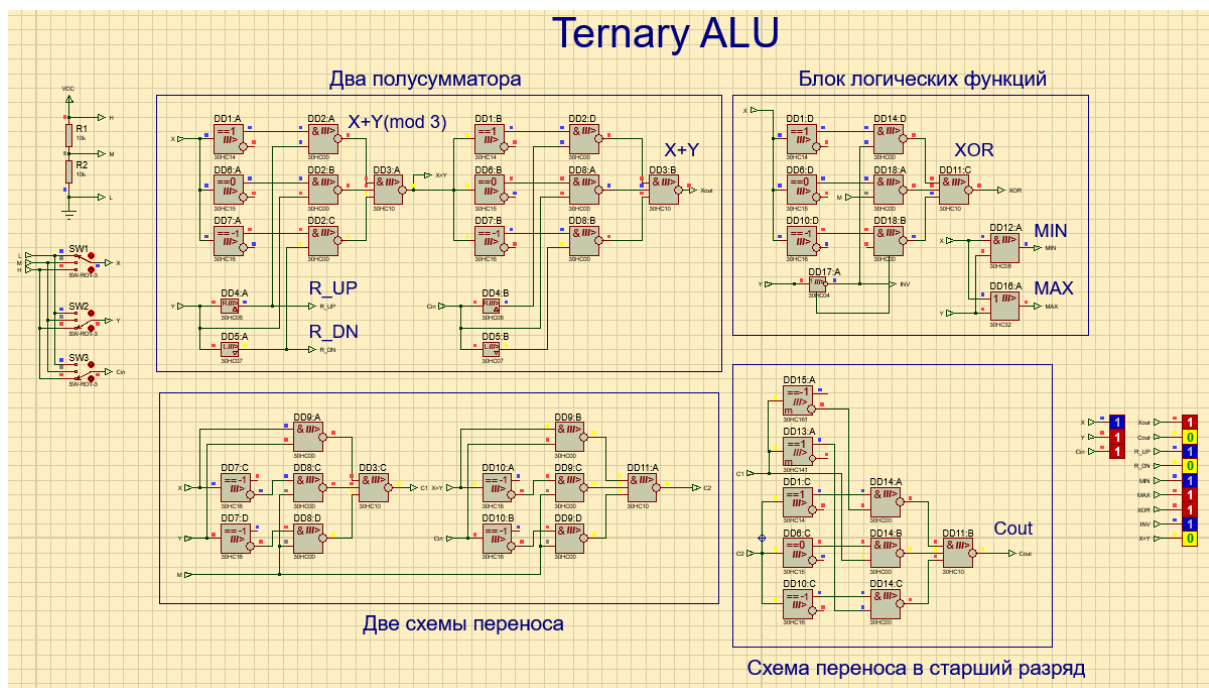


Рисунок 4 – Цифровая модель троичного АЛУ

В его состав вошли 8 функций:

- инверсия;
- циклическая инверсия влево;
- циклическая инверсия вправо;
- функция минимума;
- функция максимума;
- функция максимума с исключением;
- суммирование по модулю 3;
- суммирование.

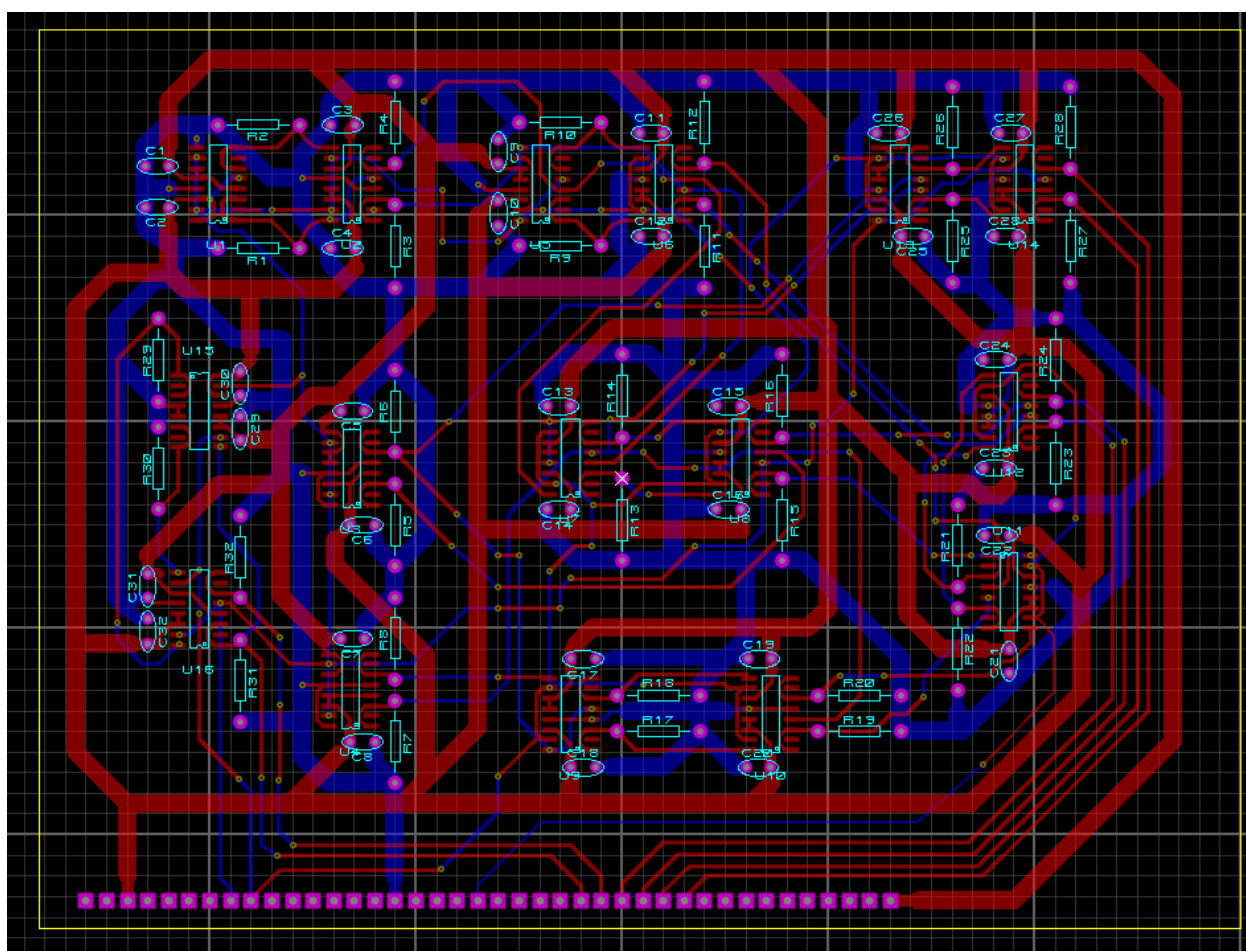
7.2. Реализация троичного АЛУ на типовой элементной базе

В связи с введенным режимом самоизоляции и временным разрывом международных торгово-хозяйственных отношений пришлось отказаться от плана по закупке необходимых МОП-транзисторов, а также заказа АЛУ в виде отдельной интегральной схемы и обратиться к альтернативам схемотехническим решениям.

На аналоговых ключах, управляемых цифровым сигналом, например, на DG403, DG413, HI5043 или их отечественном аналоге — KP590KH4, можно реализовать троичный мультиплексор 3 в 1. Мультиплексор – это комбинационное цифровое устройство, которое обеспечивает передачу на единственный выход одного из нескольких входных сигналов в соответствии с комбинацией на адресных (управляющих) входах. Таким образом, меняя сочетания входных и адресных сигналов на основе двоичного мультиплексора 4 в 1 можно получить любую двоичную функцию от двух аргументов. Аналогично, на троичном мультиплексоре 3 в 1 возможно реализовать любую троичную функцию от одного аргумента, А используя четыре мультиплексора 3 в 1 можно реализовать любую троичную функцию от двух аргументов

Все этапы разработки АЛУ были проведены повторно на альтернативной элементной базе. Была создана модель аналогового ключа, построенная на основе компаратора и пары управляемых им в противофазе двунаправленных ключей. Она легла в основу модели троичного арифметико-логического устройства, которая по структуре идентична цифровой модели троичного АЛУ, разработанного в ходе магистерской работы. Поскольку в ходе симуляции было подтверждено, что разработанное устройство работает корректно, то есть, позволяет получить результаты идентичные тем, что были получены при анализе цифровой модели АЛУ, было решено перейти к тестированию на беспаячной макетной плате, как наиболее простом и оперативном приспособлении для макетирования схемы из дискретных компонентов. Был

собиран и проверен на корректность макет полного троичного сумматора. В заключении исследования, поскольку полный сумматор доказал свою работоспособность, было решено арифметико-логическое устройство на базе CMOS аналоговых коммутаторов выполнить не на макетной плате, а на печатной. Для этой цели был использован редактор печатных плат ARES, который входит в пакет программ Proteus. Плата была выполнена двухслойной, на верхнем слое были расположены шины двухполярного питания вместе с местами для пайки, а нижний слой был преимущественно задействован под разводку шины «земли». Также были предусмотрены места под нагрузочные резисторы и блокирующие конденсаторы. Предусмотрена возможность подключения печатной платы к макетной плате с помощью многоконтактной вилки. Итоговый вариант разводки показан на рисунке 5, размеры платы – 15х11 см.



Заключение. В ходе данной магистерской работы были получены следующие результаты:

- Продемонстрированы основные преимущества использования троичной системы счисления перед двоичной в качестве основы для построения ЭВМ, а также фундаментальные преимущества троичной логики над двоичной, как более естественной с точки зрения отражения реальности.
- Проанализированы построенные на основе реальных моделей КМОП транзисторов аналоговые схемы базовых функции троичной логики, на основе которых возможно реализовать троичные цифровые системы практически любой сложности.
- Разработаны эффективные цифровые модели троичных логических элементов, в полной мере отражающие логику работы соответствующих аналоговых моделей, предназначенные для моделирования сложных троичных цифровых систем.
- На основе предложенных моделей цифровых троичных логических элементов была разработана архитектура троичного арифметико-логического устройства, способного выполнять восемь операций, в том числе полное суммирование троичных чисел.
- Выполнен действующий макет разработанного арифметико-логического устройства на типовых дискретных компонентах — аналоговых коммутаторах с цифровым управлением, подтвердивший полную корректность сделанных теоретических выкладок. На основе действующего макета разработан законченный функциональный узел на печатной плате.

Таким образом, в ходе данной работы удалось не только показать возможность создания одного из ключевых элементов ЭВМ – арифметико-логического устройства, на основе троичных логических элементов, но и подготовить необходимый задел для создания действующего троичного

компьютера, в основу которого будет положена предложенная в работе элементная база:

- **Аналоговые модели троичных логических элементов**, на основе которых предполагается в дальнейшем изготовить интегральные логические микросхемы.
- **Эффективные цифровые модели троичных логических элементов**, позволяющие оперативно и достоверно исследовать работу сложных троичных цифровых устройств.
- **Полноценное троичное арифметико-логическое устройство** в виде законченного функционального узла.

Список использованной литературы:

- 1 Детинич, Г. Рост числа транзисторов в чипах продолжает следовать закону Мура [Электронный ресурс] / Г. Детинич // 3DNews Daily Digital Digest [Электронный ресурс]: первое независимое российское онлайн-издание, посвященное цифровым технологиям. - 3DNews - Daily Digital Digest, 1997- . – URL: <https://3dnews.ru/1005417> (Дата обращения: 18.05.2020). - Загл. с экрана. – Яз. рус.
- 2 Айзек, Р. Будущее технологии КМОП [Электронный ресурс] / Р. Айзек // Открытые системы СУБД [Электронный ресурс]: электронная версия старейшего отечественного журнала о проектировании, создании и эксплуатации информационных систем различных масштабов. - Открытые системы, 1992- . – URL: <https://www.osp.ru/os/2000/10/178239/> (Дата обращения: 18.05.2020). – Загл. с экрана. – Яз. рус. – Имеется печатный аналог.
- 3 Сорокин, А. Д. Некоторые особенности схем цепей распределения питания скоростных СБИС на МОП структурах [Электронный ресурс] / А. Д. Сорокин // Компьютер и не только... [Электронный ресурс]: сайт посвящен некоторым вопросам электроники РС, охлаждения РС и других

- радиоэлектронных устройств. – Copyright © Sorokin A. D., 2002- . URL: <http://www.electrosad.ru/Processor/ProcNoi.htm> (Дата обращения: 19.05.2020). – Загл. с экрана. – Яз. рус.
- 4 Морозов, Е. Почему частоты процессоров не растут выше нескольких гигагерц [Электронный ресурс] / Е. Морозов // iGuides.ru [Электронный ресурс]: один из крупнейших русскоязычных медиа о гаджетах, технологиях и играх. – iguides.ru, 2009- . – URL: https://www.iguides.ru/main/other/pochemu_chastoty_protssessorov_ne_rastut_vyshe_neskolkih_gigagerts/ (Дата обращения 18.05.2020). – Загл. с экрана. – Яз. рус.
 - 5 Кузнецов, Ф. А. Новые материалы и технологии для приборов нанoeлектроники [Электронный ресурс] / Ф. А. Кузнецов // сайт исследовательской компании «Abercade» [Электронный ресурс]: Abercade выполняет исследования по заказам клиентов, а также ведет собственные исследовательские проекты по ключевым отраслям и рынкам. Результатом исследований являются серии ежегодных мониторингов, статистические продукты, а также специальные доклады. - Исследовательская компания «Abercade», 1999- . – URL: <http://abercade.ru/research/analysis/941.html> (Дата обращения: 19.05.2020). - Загл. с экрана. – Яз. рус.
 - 6 Пахомов, С. Революция в производстве транзисторов [Электронный ресурс] / С. Пахомов // Компьютер пресс [Электронный портал] : новостной портал о компьютерной техники и технологиях. - КомпьютерПресс 1999- . – URL: <https://compress.ru/article.aspx?id=9629> (Дата обращения: 19.05.2020). – Загл. с экрана. – Яз. рус.
 - 7 Шунков, В. Проектные нормы в микроэлектронике: где на самом деле 7 нанометров в технологии 7 нм? [Электронный ресурс] / В. Шунков // Хабр [Электронный ресурс]: новостной портал, крупная площадка с многомиллионной аудиторией и необычными сервисами, предназначенная для обмена опытом между специалистами различных направлений. – TechMedia, 2006- . – URL: <https://habr.com/ru/post/423575/> (Дата обращения: 19.05.2020). – Загл. с экрана. – Яз. рус.
 - 8 Корнеев, В. Эволюция микропроцессорных архитектур [Электронный ресурс] / В. Корнеев // Открытые системы СУБД [Электронный ресурс]:

- электронная версия старейшего отечественного журнала о проектировании, создании и эксплуатации информационных систем различных масштабов. - Открытые системы, 1992- . – URL: <https://www.osp.ru/os/2000/04/177973/> (Дата обращения: 18.05.2020). – Загл. с экрана. – Яз. рус. – Имеется печатный аналог.
- 9 Корнеев, В. Современные подходы к повышению производительности [Электронный ресурс] / В. Корнеев // Открытые системы СУБД [Электронный ресурс]: электронная версия старейшего отечественного журнала о проектировании, создании и эксплуатации информационных систем различных масштабов. - Открытые системы, 1992- . – <https://www.osp.ru/os/2006/05/2449839/> (Дата обращения: 18.05.2020). – Загл. с экрана. – Яз. рус. – Имеется печатный аналог.
- 10 Горелкин, Г. Закон Амдала [Электронный ресурс] / Г. Горелкин // Medium [Электронный ресурс]: открытая интернет платформа, содержащая различные статьи, посвященные широкому кругу вопросов из разных областей знания. - A Medium Corporation, 2020. - URL: <https://medium.com/german-gorelkin/amdahls-law-79a8edb040e2> (Дата обращения: 18.05.2020). - Загл. с экрана. – Яз. рус.
- 11 Еникеев, А. Световые транзисторы спасут закон Мура [Электронный ресурс] / А. Еникеев // N+1 [Электронное издание]: научно-популярное развлекательное издание о том, что происходит в науке, технике и технологиях прямо сейчас, включает в себя новости, большие статьи, блоги. – URL: <https://nplus1.ru/news/2016/02/04/moor> (Дата обращения: 17.05.2020). - Загл. с экрана – Яз. рус.
- 12 Carbon nanotube computer / M. Shulaker, G. Hills, N. Patil и др. // Nature. – Vol. 501. – 2013. – 26 September. – pp. 526-530. – Сведения доступны также по Интернет: <https://www.nature.com/articles/nature12502#citeas> (Дата обращения: 17.05.2020). – Яз. англ.
- 13 A single-atom transistor / M. Fuechsle, J. Miwa, S. Mahapatra и др. // Nature Nanotech. – Vol. 7. – 2012. – April. – pp. 242–246. – Сведения доступны также по Интернет: <https://www.nature.com/articles/nnano.2012.21> (Дата обращения: 17.05.2020). - Яз. англ.

- 14 Брусенцов, Н. П. Блуждание в трех соснах (Приключения диалектики в информатике) / Н. П. Брусенцов // Программные системы и инструменты, труды ф-та ВМиК МГУ / Москва: МАКС Пресс, 2000. - № 1. - С.13-23.
- 15 Гетманова, А. Д. Учебник по логике. / А. Д. Гетманова – 2-е изд. - М.: Владос, 1995. – 303 с.
- 16 Лекция 7. Основы нечеткой логики. [Электронный ресурс] // Fuzzy Modeling [Электронный ресурс]: сайт, посвященный вопросам теории нечетких множеств и нечеткого моделирования. - Fuzzy Modeling Group, 2009-2011. – URL: http://fuzzy-group.narod.ru/files/Fuzzy_Modeling/Lecture07.Fuzzy.logic.pdf (Дата обращения: 16.05.2020). - Загл. с экрана. – Яз. рус.
- 17 Поляков, В. И. Использование многозначной логики при проектировании функциональных схем / В. И. Поляков, В. И. Скорубский // Известия высших учебных заведений – Приборостроение. - 2014. – Т. 57, №4. – С. 57-60. – Сведения доступны также по Интернет: <https://cyberleninka.ru/article/n/ispolzovanie-mnogoznachnoy-logiki-pri-proektirovanii-funktsionalnyh-shem> (дата обращения: 18.05.2020). - Яз. рус.
- 18 Серия конференций: IEEE International Symposium on Multiple-Valued Logic · ISMVL [Электронный ресурс] // ResearchGate [Электронный ресурс]: профессиональная платформа для ученых и исследователей, более 17 миллионов членов со всего мира используют ее, чтобы делиться, открывать и обсуждать исследования. – ResearchGate GmbH, 2008-. URL: <https://www.researchgate.net/conference/ISMVL-IEEE-International-Symposium-on-Multiple-Valued-Logic/1883> (Дата обращения: 20.05.2020) - Загл. с экрана. – Яз. англ.
- 19 Малашевич, Б. М. Троичная система счисления, трехзначная логика и ЭВМ на их основе [Электронный ресурс] / Б. М. Малашевич // История информационных технологий в СССР и России [Электронный ресурс]: сайт, содержащий различные исторические сведения касательно истории развития информационных технологий в СССР и России. – Проект создан при поддержке РФФИ, грант № 12-07-00213-а, 2012. – URL: http://it-history.ru/images/7/78/09_Троичные_ЭВМ.pdf (Дата обращения: 20.05.2020). – Загл. с экрана. – Яз. рус.

- 20 Опыт создания троичных цифровых машин / Н. П. Брусенцов, Е. А. Жоголев, С. П. Маслов, А. Х. Рамиль // Компьютеры в Европе. Прошлое, настоящее и будущее. — Феникс Киев, 1998. — С. 67–71.
- 21 Connelly, J. Ternary Computing Testbed 3!Trit Computer Architecture / J. Connelly: при участии С. Patel и А. Chavez; при поддержке профессора Р. Nico. - California Polytechnic State University of San Luis Obispo, 2008. – 184 с.
- 22 Пат. RU2394366C1 Российская Федерация. Пороговый элемент троичной логики и устройства на его основе / С. П. Маслов. - Заявка №2009120270/09 от 28.05.2009; опубл. 10.07.2010.
- 23 Srivastava, A. Design and Implementation of a Low Power Ternary Full Adder / A. Srivastava, Venkatapathy, K. // VLSI DESIGN. - Vol. 4, №1. – 1996. - pp. 75-81.
- 24 Макаров, Д. А. Исследование трехуровневых логических устройств: дипломная работа // Д. А. Макаров; науч. рук. Никитин В. М. – Санкт-Петербургский Государственный Университет аэрокосмического приборостроения, 2000. – 159 с.
- 25 Heung A. Depletion/Enhancement CMOS For a Low Power Family of Three-Valued Logic Circuits // A. Heung. H. T. Mouftah / IEEE Journal of solid-state circuits. – Vol. SC-20, №2. – 1985. – April. – pp. 609-616.
- 26 Raju Datla, S. R. P. Quaternary Voltage-Mode Logic Cells and Fixed-Point Multiplication Circuits [Электронный ресурс] / S. R. P. Raju Datla, M. A. Thornton // ResearchGate [Электронный ресурс]: профессиональная платформа для ученых и исследователей, более 17 миллионов членов со всего мира используют ее, чтобы делиться знаниями, открывать новое и обсуждать исследования. – ResearchGate GmbH, 2008- . - URL: https://www.researchgate.net/publication/221107402_Quaternary_Voltage-Mode_Logic_Cells_and_Fixed-Point_Multiplication_Circuits (Дата обращения: 20.05.2020). - Загл. с экрана. – Яз. англ.
- 27 Яблоновский, С. В. Функциональные построения в k-значной логике // С. В. Яблонский. - Тр. МИАН СССР. - 1958. - Т. 51. – С. 5–142.

- 28 Поспелов, Д. А. Логические методы анализа и синтеза схем / Д. А. Помпелов. - 3-е изд., перераб. и доп. - М.: Энергия, 1974. - 368 с.
- 29 Proteus VSM SDK [Электронный ресурс] // Gecif.net [Электронный ресурс]: сайт Жан-Кристофа Мишеля, посвященной различным техническим наукам и являющийся собранием различных документов и статей. – URL: <http://fractale.gecif.net/si/logiciels/proteus/ProteusVSMSDK.pdf> (Дата обращения: 29.05.2020). - Загл. с экрана. – Яз. фр.
- 30 Panasonic P-Channel Depletion МОП-транзистор [Электронный ресурс] // Mouser Electronics [Электронный ресурс]: электронный каталог компании Mouser, которая является занимающим лидирующие позиции в мире авторизованным дистрибьютором полупроводников и электронных компонентов, поставляющим свою продукцию более 800 лидирующим в отрасли производителям. - Mouser Electronics, Inc., 2020. – URL: <https://ru.mouser.com/Semiconductors/Discrete-Semiconductors/Transistors/>
- 31 MOSFET/_/N-ax1sf?P=1z0y3dtZ1yiaumt (;Дата обращения: 20.05.2020). - Загл. с экрана. – Яз. рус.
- 32 Проектирование троичных элементов (4) - пробуем CMOS-ключи [Электронный ресурс] // Project: «nedoPC» [Электронный ресурс]: форум, где собраны различные материалы, посвященные, в частности, микропроцессорной технике, в том числе основанной на троичной системе счисления. - phpBB Group. – URL: <http://www.nedopc.org/forum/viewtopic.php?f=79&t=168> (Дата обращения: 21.02.2020). – Загл. с экрана. – Яз. рус.
- 33 DG403DY Datasheet [Электронный ресурс] // Alldatasheet [Электронный ресурс]: сайт, на котором хранятся множество электронных версий даташитов, чтобы облегчить инженерам их поиск. – URL: <https://www.alldatasheet.com/datasheet-pdf/pdf/66548/INTERSIL/DG403DY.html> (Дата обращения: 20.05.2020) - Загл. с экрана. – Яз. анг.